

INTEGRATED ELECTRONICS TRENDS AND ITS INTERACTION WITH INTERNET
TENDENCIA DE LA ELECTRONICA INTEGRADA Y SU INTERACCION CON LA
INTERNET

Álvaro Bernal N.

Universidad del Valle

Grupo de Arquitecturas Digitales y Microelectrónica
A. A. 25360 Cali, Colombia.
Tel.: (57) 2-3303436 Ext. 113, Fax: (57) 2-3392140 Ext 112
E-mail: alvaro@univalle.edu.co

Abstract: The use of the reprogrammable electronic (FPGAs) has allowed not only to diminish the design time of an electronic function, but rather it has also allowed to assign tasks to these devices that are usually executed by high price dedicated devices. This paper deals with some topics of the state of the art of the integrated electronics, as well as some crucial examples of interaction of the reprogrammable electronic with the potentials that offers the Internet and the mobile communications.

Resumen: El uso de la electrónica reprogramable (FPGAs) ha permitido no sólo disminuir el tiempo de diseño de una función electrónica, sino que también ha permitido asignar a estos dispositivos tareas que son normalmente ejecutadas por dispositivos dedicados de elevado precio. En este trabajo se abordan algunos tópicos del estado del arte de la electrónica integrada, así como algunos ejemplos puntuales de interacción de la electrónica reprogramable con los potenciales que ofrece la Internet y las comunicaciones móviles.

Keywords: ASICs, ASIPs, Wireless communications, Domotics, Virtual Labs, FPGAs.

1. INTRODUCCION

El nivel de desarrollo tecnológico asociado con la industria microelectrónica y la gran ampliación de su mercado ya habían sido anunciados desde 1974 [1], cuando se vaticinó el importante papel que iba a jugar esta tecnología en aquel entonces incipiente, en la revolución industrial de finales del siglo 20.

Aun cuando el silicio sigue siendo el material dominante en esta industria, nuevos materiales y hetero-estructuras han sido y están siendo

explorados a fin de desarrollar mas y mejores dispositivos con óptimos desempeños, entre otros podemos mencionar el AsGa, AsGaIn, SiGe, etc., que ha permitido el desarrollo de los dispositivos HEMT y los denominados MEMS.

El impresionante desarrollo de esta industria en las tres últimas décadas, ha generado adicionalmente un enorme poder computacional, permitiendo el incremento de las capacidades de almacenamiento de información a menor costo.

A partir del desarrollo de la tecnología planar en 1948 y de la evolución de los circuitos MOS en 1969, la industria ha sorprendido con una nueva generación de tecnología MOS cada tres años, multiplicando por cuatro el número de transistores obtenidos en la generación previa. Actualmente, los fabricantes ofrecen tecnologías MOS de 0.13 μm y hasta ocho niveles de metal, sin embargo mediante el uso de herramientas de simulación específicas, se ha logrado encontrar que la estructura MOS puede ser escalada hasta los 20 nm sin que los límites de funcionalidad se vean afectados. El presente trabajo se divide en dos grandes secciones, en la primera parte se presentarán algunos desarrollos actuales relacionados con la tecnología microelectrónica, discutiendo algunos de sus avances más relevantes y sus perspectivas futuras. En la segunda parte se expondrán algunos resultados de investigación de dos proyectos relacionados con la microelectrónica y su interacción con las nuevas tecnología de la información.

2 MICROELECTRONICA Y SUS PERSPECTIVAS

La industria microelectrónica basada en el silicio ha venido invirtiendo desde hace ya varios años cerca del 15% de sus ventas en actividades de I&D en todo el mundo, ello garantiza que el progreso de esta industria no tenga mayores obstáculos en los próximos años, al menos a corto y mediano plazo.

En la actualidad, las exigencias de bajo consumo definidas por el inmenso mercado de productos electrónicos inalámbricos y portátiles, ha originado que junto con los niveles de escalamiento de la tecnología MOS, se hayan presentado reducciones en los niveles de polarización de los dispositivos, requiriendo ello de unas innovaciones importantes en los materiales, a fin de que no se origine una degradación importante en el desempeño de los dispositivos. De esta manera, se han tenido que introducir mejoras en los fenómenos de electromigración en los metales, específicamente en la migración por esfuerzos. De igual forma, se ha dedicado gran esfuerzo en la exploración de materiales que posean valores tanto bajos como altos de permitividad dieléctrica, para ser usados en diversas aplicaciones, por ejemplo el uso de polímeros, los cuales presentan baja permitividad para ser usados como dieléctricos o el uso de aleaciones tales como el BST (Bario, Estroncio,

Titanio), como materiales de alta permitividad para la construcción de memorias dinámicas (DRAM). De otro lado, las hetero-estructuras conformadas por elementos de los grupos III-V, continúan siendo evaluadas en nichos de aplicación que demandan altos desempeños, como es el caso de las aplicaciones opto electrónicas o comunicaciones satelitales. En la tabla 1 se presentan las diversas tecnologías que están siendo usadas para las aplicaciones allí descritas.

Tabla 1. Tecnologías usadas en diversas aplicaciones

Aplicación	Tecnologías
Computadores, laptops, etc.	MOSFETs, ICs, CMOS
Telefonía móvil	Si ICs, GaAs, FETs, BJTs
Reproductores de CDs	AlGaAs, InGaP, diodos láser, fotodiodos
Terminales móviles, TV remota	Diodos emisores de luz
Satelitales	InGaAs, MMICs
Redes de fibra	InGaAsP diodos láser, fotodiodos PIN
Señales de tráfico,	GaN e InGaAsP LEDs
Air bags	Si MEMS, Si ICs

De la figura 1, se observa sin embargo, que la tecnología CMOS continua siendo la tecnología líder, ya que gana tanto en complejidad, disipación de potencia y desempeño respecto a las demás tecnologías emergentes. La tecnología CMOS, presenta menos consumo de potencia por puerta, para idénticos valores de tiempo de respuesta.

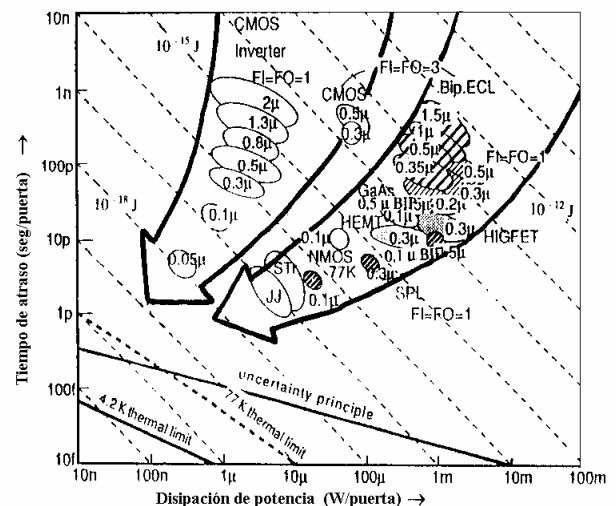


Fig. 1. Tendencias del producto potencia-atraso

La disminución en los tiempos de atraso asociados a las puertas lógicas y el menor consumo de potencia en la implementación de una función lógica, es consecuencia de la miniaturización cada vez mayor de los dispositivos y de la reducción de los niveles de voltajes de polarización de los mismos. De un lado, la miniaturización de los dispositivos debida a la innovación de nuevos procesos tecnológicos en la fase de fabricación y el uso de las técnicas de escalamiento en la fase de diseño, ha permitido que la industria presente niveles de desarrollo como pocas industrias pueden evidenciarlo en la actualidad. La figura 2 ilustra la tendencia que ha venido presentado la tecnología y la correspondiente extrapolación de este comportamiento para el año 2010, la figura nos da información acerca de la longitud del canal, la profundidad de las difusiones del dispositivo y el espesor del óxido de silicio en un dispositivo MOS.

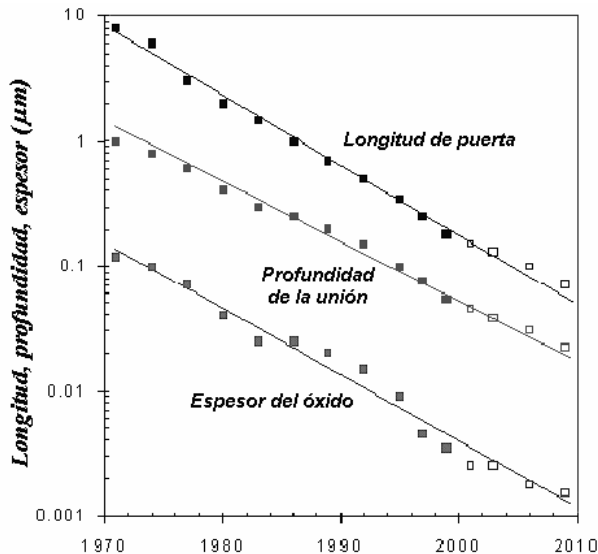


Fig. 2. Tendencia de la tecnología

Como puede observarse, las previsiones registradas en la gráfica anterior, se vienen cumpliendo de manera aproximada al comportamiento de la tecnología. La reducción de estas dimensiones, ha permitido la integración de sistemas electrónicos complejos en un solo chip (SOC), los cuales presentan varias decenas millones de transistores por chip, dando paso a lo que en un momento se denominó los CSIC (Colossal Scale Integrated Circuits).

A manera de ejemplo podemos mencionar dos procesadores actuales, los cuales son mostrados en la figura 3. La figura 3(a), muestra el procesador

Intel Pentium 4/2200, implementado con una tecnología de $0.18 \mu\text{m}$, el cual posee una señal de reloj cuya frecuencia es de 2,2 GHz, consta de 55 millones de transistores y ocupa un área total de 146 mm^2 . En la figura 3(b), se muestra el procesador AMD Athlon XP2000, implementado con una tecnología de $0.13 \mu\text{m}$ con una señal de reloj de 1.66 GHz, compuesto de 37.5 millones de transistores que ocupan un área de 128 mm^2 . Estos microprocesadores, ambos submicrométricos, también satisfacen otros tipos de predicciones tecnológicas hechas en la década pasada y que tiene que ver con el desarrollo de la industria de los computadores.

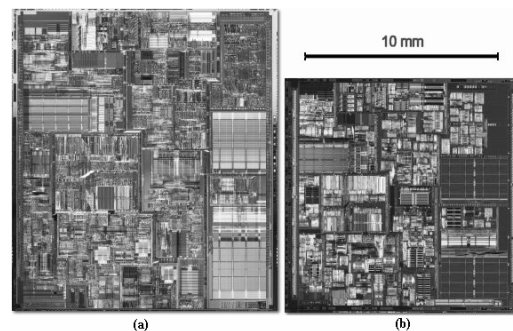


Fig. 3. Microprocesadores actuales [3]

El grado de desarrollo de la industria microelectrónica ha podido ser cuantificado, de tal forma que es posible identificar el impacto de esta industria, en el avance de otra íntimamente relacionada y también a su vez responsable de su sorprendente crecimiento, como lo es la de los computadores. La tabla 2, nos resume la evolución de los diferentes microprocesadores en función del número de transistores, resultando sorprendente el incremento en los niveles de integración para períodos de tiempo tan corto.

Tabla 2. Evolución en los niveles de integración

Procesador	Año	# de transistores
4004	1971	8.000
8088	1979	29.000
286	1982	134.000
386	1985	275.000
486	1989	1.200.000
Pentium	1993	3.100.000
Pentium MMX	1997	4.300.000
Pentium II	1998	9.500.000
Pentium III	2000	21.000.000
Athlon	2004	35.000.000
Pentium IV	2004	55.000.000

Este incremento en los niveles de integración está íntimamente relacionado con el avance -en paralelo- de los recursos computacionales tanto de software como hardware que han facilitado a su vez los desarrollos tecnológicos necesarios para mejorar etapas en la fase de fabricación de los dispositivos. En la tabla 3, se muestra el tipo de tecnología (esto es, longitud de canal), utilizada en las diferentes familias de microprocesadores comerciales. Según análisis hechos por la corporación Intel, para los años 2010 y 2015, se estarían usando tecnologías de $0.03 \mu\text{m}$ y $0.02 \mu\text{m}$ respectivamente, en tanto que para el 2025, ya se vislumbra la utilización de los procesadores cuánticos.

Tabla 3. Tecnología usada en varios microprocesadores

Procesador	Tam. Transistor
Intel 4004 (1971)	$15 \mu\text{m}$
8088 (1979)	$3 \mu\text{m}$
486	$1 \mu\text{m}$
Pentium 60 MHz	$0.80 \mu\text{m}$
Pentium 100 MHz	$0.60 \mu\text{m}$
Pentium 166 MHz	$0.40 \mu\text{m}$
Pentium MMX	$0.35 \mu\text{m}$
Pentium III 350 MHz	$0.25 \mu\text{m}$
Celeron 366 (soquete)	$0.22 \mu\text{m}$
Pentium III Coppermine	$0.18 \mu\text{m}$
Athlon Thunderbird	$0.18 \mu\text{m}$
Pentium 4 Northwood	$0.13 \mu\text{m}$
Athlon Throughred	$0.13 \mu\text{m}$
AI 2010 (según Intel)	$0.03 \mu\text{m} ?$
2015	$0.02 \mu\text{m} ?$
2025	Procesadores cuánticos

David Moore (cofundador de Intel), en unión con otros analistas del mercado, han logrado identificar algunos factores por los cuales se ven afectadas las características de los equipos computacionales, en relación con las características de la generación precedente. Así, para un procesador se ha encontrado que la capacidad lógica, esto es, el número de transistores, se ve multiplicado por dos cada 18 meses, lo cual es conocido como la Ley de Moore. De igual forma se ha detectado que la velocidad de reloj de estos sistemas se incrementa cerca del 20% por año. En cuanto a la capacidad de las memorias dinámicas (DRAM), el incremento es de cerca de 60% por año, ello significa que se cuadruplica cada cuatro años, la figura 4 ilustra como ha sido la evolución de las memorias dinámicas y la proyección en sus niveles

de escalamiento, lo que nos permite inferir que en pocos años estaremos hablando en términos de terabytes. De la gráfica se observa también, que en lo que se refiere al espesor del óxido, este no presentará reducciones significativas, en tanto que el número de electrones que participan en el accionar de los dispositivos son del orden de unidades, lo cual es objeto de estudio de los dispositivos cuánticos, en los cuales la activación o desactivación del dispositivo no se da por corrientes medidas en μA , si no por la presencia o no de un electrón en el canal.

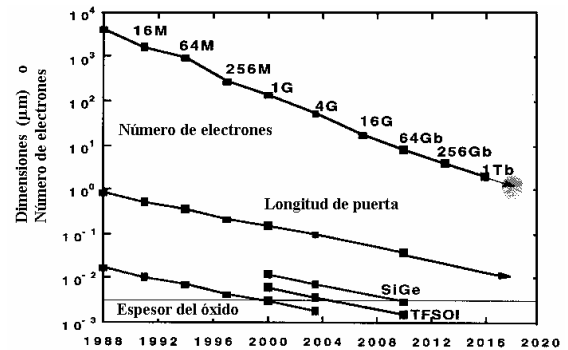


Fig. 4. Tendencias de escalamiento de las DRAM

Volviendo a los factores que afectan las características de los dispositivos, es de obligatoria mención la velocidad y el consumo de potencia. De esta manera, la velocidad de respuesta de los nuevos dispositivos se incrementa cerca de 10% por año, lo cual implica incrementos en la frecuencia de conmutación de la señal de reloj de dos veces por año. La figura 5 ilustra el incremento de la frecuencia para las diferentes familias de procesadores. Estos desempeños se encuentran íntimamente relacionados con el incremento en las frecuencias máximas asociadas a las tecnologías, como se puede observa en la tabla 5.

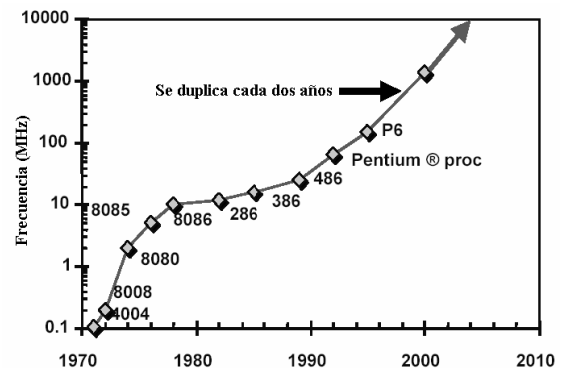


Fig. 5. Frecuencia en los microprocesadores [5]

Con los avances actuales, el costo por bit, a su vez mejora cerca de 25% por año debido a que el tamaño de los transistores disminuye 10% por año, redundando en el aumento de la densidad en cerca de 1.2 veces por año, originando a su vez un aumento del área del dado (Die) en la misma proporción.

Desde el punto de vista del consumo de potencia, ésta presenta mejoras del orden de 1.7 veces por año. Esta reducción en el consumo de potencia se logra gracias al empleo de técnicas de bajo consumo, entre otras, la reducción en los niveles de polarización, la disminución de las corrientes parásitas mediante implantaciones profundas en los dispositivos y a nivel de arquitectura mediante la disminución de la cantidad de conmutaciones. Las tablas 4 y 5, recogen los valores del voltaje de polarización para diferentes tecnologías. De la tabla es posible también observar que los valores para el espesor del óxido no presentan mayores cambios, aun cuando este parámetro disminuyó de forma considerable en las últimas décadas.

Tabla 4. Evolución de la tecnología

Año	2000	2003	2006	2009
Long. canal (μm)	0,25	0,18	0,13	0,1
Óxido puerta (nm)	6	4,5	4	4
V_{DD} (V)	2,2	1,5	1,5	1,5
V_T (V)	0,7	0,6	0,6	0,6

La tabla 5 también nos muestra la tendencia en la disminución de los potenciales de polarización y niveles de metal para la mitad de la siguiente década, aproximándose éstos a los 0,4 V y 10 capas de metal respectivamente.

Tabla 5. Características de varias tecnologías

Año de introducción	2001	2004	2008	2011	2014
Nodo de tecnología [nm]	130	90	60	40	30
V_{DD} [V]	1.2-1.5	0.9-1.2	0.6-0.9	0.5-0.6	0.3-0.6
Niveles de metal	7	8	9	9-10	10
Frecuencia máxima (GHz) Local - Global	2.1-1.6	3.5-2	7.1-2.5	11-3	14.9 -3.6
Potencia máxima [W]	130	160	171	177	186
Potencia de batería [W]	2.0	2.4	2.1	2.3	2.5

En la figura 6 podemos observar el comportamiento en el consumo de potencia de varias familias de procesadores para diferentes tecnologías de fabricación. Nótese que si bien el consumo de potencia aumenta, ello se debe a que con la disminución de las dimensiones, los niveles de

integración son mayores y se implementan sistemas más complejos, sin embargo el uso de técnicas de diseño de bajo consumo, logra reducciones importantes en la disipación.

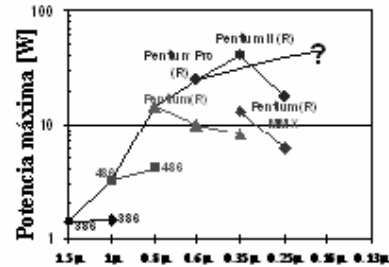


Fig. 6. Consumo de potencia vs. tecnología [5]

2.1. Límites de la microelectrónica

Como es de suponerse, esta tendencia en la disminución de las dimensiones de los dispositivos, ha de tener ciertos límites. Se han establecido varios criterios que tienden a definir los límites de la miniaturización.

El primero de ellos establece límites de tipo económico, ya que, desgraciadamente, la ley de Moore relacionada con el cambio exponencial, se aplica también a los costos de fabricación. En los últimos veinticinco años, el costo de una fábrica ha aumentado en más de un orden de magnitud y ahora supera en mucho los 1.000 millones de dólares. El enorme riesgo que una empresa tiene que afrontar cuando decide construir una nueva fábrica es un riesgo que se está haciendo casi insostenible y la situación tiende a ser cada vez peor. De hecho varias multinacionales (caso Motorola), han cerrado sus laboratorios de fabricación y han preferido contratar estos servicios con las pocas fábricas que se dedican a esta actividad.

Otro criterio está relacionado con los límites físicos, ya que a medida que las dimensiones laterales del transistor se reducen, el grosor del aislante de la puerta tiene que reducirse también. El problema es que, muy pronto, el aislante de la puerta del MOSFET será tan fino que tendrá escapes a causa del paso de los electrones por la misma. Esto es malo por muchas razones: consumo de energía, retención de memoria y otras. Se cree que el límite del grosor del óxido está entre 1,5 y 1,6 nm. Esto implica que el límite último del tamaño de la puerta del transistor es del orden de 30 a 60 nm, lo que se prevé conseguir dentro de diez años.

El tercer criterio establece límites termodinámicos, basado en la dificultad de fabricar las zonas de fuente y drenó en el MOSFET, con la alta concentración de impurezas requerida para conseguir baja resistencia. La capacidad de introducir altas concentraciones de impurezas de una forma estable tiene un límite termodinámico.

Finalmente, existe también el criterio que nos habla de los límites en el número de impurezas, los transistores se están reduciendo tanto que actualmente el número de impurezas en el cuerpo del transistor está llegando a ser bastante pequeño. Como resultado, la fluctuación estadística de concentración de impurezas se está haciendo muy significativa. Esto quiere decir que las mismas características del transistor también mostrarán una amplia distribución estadística. Esto es problemático cuando hay decenas o centenas de millones de transistores en un chip.

No obstante las mencionadas limitaciones, Arno Penzias, premio Nóbel de los laboratorios de Bell, ha manifestado que el poder de la microelectrónica probablemente aumentará un millón de veces más. Considera que si es posible reducir el tamaño del transistor en un factor de 10, ello debería traducirse en un aumento de 100 veces la densidad de integración y en una mejora de 100 veces en la velocidad del circuito. De otro lado, considera que se pueden introducirse también nuevos desarrollos provenientes de algunas innovaciones en la arquitectura de los circuitos o en otras áreas de la ingeniería.

Desde el punto de vista del tamaño de la oblea, también ha habido desarrollos interesantes, obleas del tamaño de 8 pulgadas de diámetro por ejemplo, pueden albergar 196 procesadores Pentium o 76 procesadores Pentium Pro.

Cuanto mayor sea el área del procesador, mayor es el riesgo de utilizar un área con defecto en la oblea, de esta manera su costo aumenta muy rápidamente con incrementos del área en el procesador. La tabla 4, muestra la capacidad de dispositivos que pueden ser fabricados obleas de diferentes diámetros, considerando también distintos tamaños del chip (dado). Nótese que dependiendo de éste tamaño, se tendrán también diferentes porcentajes en el rendimiento, es decir en la cantidad de chips buenos por oblea que resultan.

Tabla 6. Cantidad de dispositivos por oblea

Diámetro	Datos por oblea				
	Área del dado mm ²				
	100	144	196	256	324
6"/15 cm	139	90	62	44	32
20"/cm	265	177	124	90	68
25"/cm	431	290	206	153	116
Rend. del dado	23%	19%	16%	12%	11%
6"/15 cm	31	16	9	5	3
8"/20 cm	59	32	19	11	7
10"/25 cm	96	53	32	20	13

2.2. Las FPGAs

Debido a los altos niveles de complejidad de los sistemas actualmente, los diseñadores se ven enfrentados a situaciones agobiantes, ya que la productividad de éstos se incrementa más lentamente que la disponibilidad de transistores. Por un lado se enfrentan al aumento de la complejidad de los sistemas y por otro a las exigencias de rapidez en el diseño, una tecnología que permite implementar de manera más rápida pero de forma menos óptima una función electrónica, son las técnicas de prototipado rápido, a través de los CPLDs o FPGAs.

Normalmente, las soluciones hardware implementadas sobre un circuito integrado de aplicación específica, tienen el inconveniente de ser muy poco flexibles cuando se las compara con implementaciones software. Existe la tendencia creciente a que los sistemas se definan como independientes del algoritmo, de modo que la flexibilidad de una solución, es un aspecto muy deseable en una implementación sobre cualquier tecnología.

Las implementaciones basadas en dispositivos lógicos reconfigurables, como los CPLDs y las FPGAs, ofrecen una gran flexibilidad combinada con los beneficios de buen desempeño y seguridad física de una implementación hardware. Adicionalmente, existen entornos de desarrollo de hardware muy similares a aquellos usados para la construcción de una aplicación software. Es por estos motivos que el mercado de estos sistemas ha tenido igualmente gran acogida entre diseñadores y desarrolladores de hardware, la figura 7 muestra como ha sido la penetración de estos elementos comparados con el desarrollo de las DRAM.

3. INTERACCION CON LAS TIC's

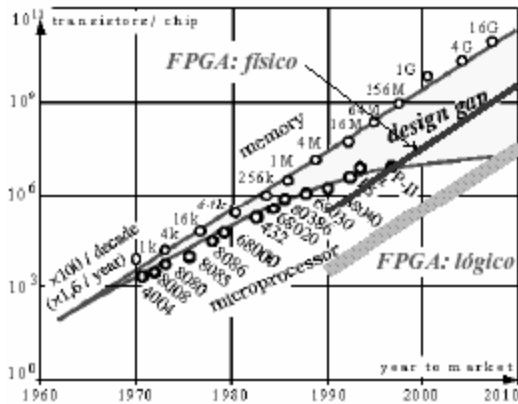


Fig. 7. Evolución del mercado de las FPGAs [6]

Aun cuando no ofrecen la misma cantidad de dispositivos a los que se tiene acceso en un circuito integrado, es posible actualmente adquirir tarjetas reprogramables del orden de 350 K celdas lógicas, que incluyen bloques a nivel de sistema de módulos Hardware IP, bloques RAM/FIFO de 36 Kbit, DSPs, acumuladores, multiplicadores, sumadores y los generadores de reloj, todo ello usando tecnologías que se encuentran en el rango de los nm.

En la figura 8 se muestran los rangos de flexibilidad y eficiencia de energía para diferentes tipos de implementación de hardware dedicado.



Fig. 8. Flexibilidad vs. Energía [7]

De otro lado, el aumento en los niveles de complejidad, ha requerido de novedosas estrategias de diseño; para la validación basada en la simulación de sistemas complejos (SOCs), diseñadores basados en las técnicas de co-diseño por ejemplo, estiman que hacia el 2007, un complejo SOC necesitará 2000 años/ingeniero para escribir 25 millones de líneas de código a nivel de transferencia de registro (RTL) y un trillón de vectores de simulación para la verificación funcional.

La microelectrónica es una industria transversal y como tal está presente en un sin número de aplicaciones, de tal manera que resulta difícil actualmente pensar en un campo de la actividad humana que no se vea afectado por sus adelantos. Uno de esos nichos de aplicación, lo constituyen las tecnologías de la información (TICs). En la presente sección se describirá los resultados de dos proyectos de investigación que tuvieron como objetivo sacar provecho de las tecnologías de comunicación inalámbrica para las aplicaciones domésticas y la posibilidad de programación de FPGAs vía Internet.

3.1 Combinación de los protocolos WAP y X-10

El creciente desarrollo de las comunicaciones en los últimos años ha permitido generar numerosas aplicaciones que actualmente ejercen una gran influencia en la vida cotidiana de las personas. Entre estas aplicaciones se destaca la domótica, la cual es una disciplina que surgió para el control de electrodomésticos de uso común, y que integra tecnologías en automatización y telecomunicaciones para el servicio humano. La domótica se consolidó rápidamente debido a que utilizó medios de transporte de información ya establecidos, tal es el caso de la red eléctrica, la red telefónica, redes de área local, etc. El uso permanente de estos medios creó la necesidad de establecer protocolos que permitieran la estandarización de las comunicaciones a través de ellos. Entre los estándares definidos se destaca el protocolo X-10 [8], el cual es utilizado para transmitir información a través de la red eléctrica, facilitando la interacción entre un sistema de control remoto y los electrodomésticos, debido a la utilización de la infraestructura presente.

En la evolución de la domótica se han incorporado nuevas formas de transmitir información de control buscando siempre la implementación sobre las tecnologías de uso masivo. En la actualidad, el uso creciente de la telefonía celular, puede facilitar el control remoto de artefactos eléctricos del hogar, gracias a la existencia del protocolo WAP (Wireless Application Protocol) [9] que permite al usuario de teléfonos móviles acceder a los servicios de la Internet, definiendo así un acceso inalámbrico a redes. El propósito de este trabajo consistió en integrar esas tecnologías.

El protocolo X-10 es un protocolo de comunicaciones para el control de dispositivos eléctricos. Fue diseñado para permitir la comunicación entre un módulo transmisor y un receptor X-10, que intercambian información a través de la línea eléctrica mediante el envío o la ausencia de pulsos, representados por una señal de 120 KHz durante 1ms a partir de los cruces por cero de la señal de 60 Hz presente en la red eléctrica.

De otro lado, la Internet está cambiando la forma como las personas usan actualmente sus dispositivos electrónicos, razón por la cual, cada vez se hace mas necesaria la creación de herramientas que permitan transferir información entre equipos. La formación de redes de datos residenciales se convierte entonces en la solución más común para lograr la distribución de audio, datos y video entre los dispositivos al interior de una vivienda.

El WAP (*Wireless Applications Protocol*) es un protocolo estandarizado, que permite a los teléfonos móviles, convertidos en terminales, enviar y recibir datos a alta velocidad, tener acceso a Internet, enviar y recibir correo electrónico, mantener una videoconferencia, o realizar cualquier tipo de operaciones de comercio electrónico, etc. De esta manera, el protocolo WAP constituye también una gran opción en el mercado de la domótica, dado el aumento en la demanda de la telefonía móvil.

El modelo que ha sido desarrollado en el estudio de la integración del protocolo de comunicaciones inalámbricas (WAP) y el protocolo X-10 se muestra en la figura 9 [10].

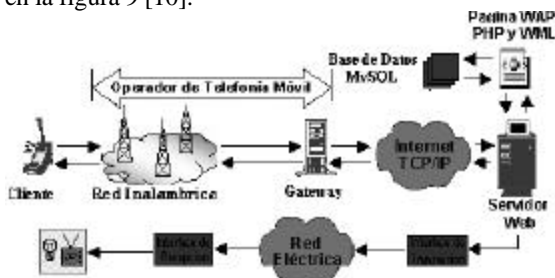


Fig. 9. Integración de los protocolos WAP y X-10

Este modelo tiene como filosofía permitir a un usuario la manipulación de electrodomésticos de forma remota. Para tal fin, el usuario cuenta con un teléfono móvil dotado de un micro navegador que permite el acceso a información presente en Internet.

El modelo presentado, utiliza la infraestructura propia de los agentes prestadores del servicio de telefonía celular, que garantizan la comunicación inalámbrica del terminal móvil cuando se realiza una solicitud de acceso a una página WAP por medio del protocolo inalámbrico (WAP).

Cuando se realiza una acción de control sobre un electrodoméstico, se establece una comunicación entre el terminal móvil y un servidor a través de una página WAP, la cual está en un formato que interpreta correctamente el micro navegador del terminal móvil. A través de esta página se solicita la identificación del usuario (*login y password*), para ser validada en una base de datos que se encuentra en el servidor. Si el acceso ha sido autorizado al usuario, él puede solicitar el encendido / apagado de uno o varios de los electrodomésticos a controlar.

El tipo de servidor empleado es Apache, este es un programa que es distribuido libremente y que es asequible para cualquier persona. El servidor Apache presenta numerosas ventajas y características de funcionamiento que fueron mencionadas en el capítulo anterior y que, por consiguiente, lo convierten en el mas apropiado para esta aplicación. El servidor puede configurarse para permitir el acceso a páginas que estén en formato WML y PHP. El primero es el lenguaje de marcas estándar que permite la visualización de texto y demás mensajes estáticos en páginas de Internet de uso exclusivo de usuarios de telefonía celular. El segundo es un lenguaje que funciona de forma embebida en código WML, con el propósito de ofrecer un mayor dinamismo e interactividad con las páginas elaboradas en WML. Además, este lenguaje facilita la integración con una base de datos. Los fragmentos de código PHP, insertados en una página WML, se ejecutan por medio de un compilador PHP que se encuentra instalado en el servidor.

En el equipo que está configurado como servidor se ejecuta permanentemente un programa que se encarga de atender las solicitudes realizadas por el usuario. Con este programa se consulta la base de datos determinándose la identidad del usuario y el tipo de solicitud. El programa se comunica a través de una interfaz con un modulo físico de transmisión (Hardware), enviándole las direcciones que identifican al usuario y los electrodomésticos a controlar, así como las acciones que se van a llevar a cabo sobre los mismos.

El módulo de transmisión procesa la información entregada por el programa que se ejecuta en el servidor, para generar una trama de datos que cumpla con las especificaciones del protocolo X-10, e “introduce” esa codificación en la red eléctrica. La red eléctrica es analizada constantemente por un módulo físico de recepción, el cual determina la presencia de un código X-10 válido.

Cuando el receptor detecta la presencia de un código X-10, recupera los campos de la trama que identifican al usuario, electrodoméstico y función de control. Además, compara la información recibida con la almacenada en su memoria, para determinar si la orden ha sido dirigida a él; de ser así, realiza la acción que se le ha indicado (prender/apagar el electrodoméstico a su cargo).

La necesidad de utilizar una base de datos, surge en el momento que se requiere orden, rapidez, y eficiencia en el manejo de la información, en este caso particular, relacionada con el número de usuarios a los que se les ofrece el servicio. La base de datos se encarga de almacenar información relacionada con los usuarios que hacen parte de la aplicación, los electrodomésticos a controlar, y las direcciones correspondientes que permiten su identificación. La base de datos empleada es almacenada en el equipo que está configurado como servidor y debe tener la posibilidad de ser accedida por el usuario a través de la página de Internet que reside en el mismo equipo.

3.2. Programación remota de FPGAs

El segundo Proyecto consistió en construir un sistema de verificación funcional basado en FPGAs, que pueda ser accedido utilizando Internet. Para este propósito se diseñaron el analizador lógico y generador de estímulos utilizados para la verificación funcional de la función electrónica programada remotamente a través de la red.

El esquema requirió de un sistema de interconexión programable que permitiese conectar el analizador y el generador a los *pins* de la FPGA, en la cual se implementa el diseño. Tanto la programación de la FPGA y el sistema de interconexión se controla en forma remota. Esquemáticamente, la propuesta del proyecto se muestra en la figura 10. Este sistema permite el prototipaje en forma remota de circuitos digitales basados en FPGAs a través de Internet. A continuación se describen cada uno de las partes que lo constituyen:

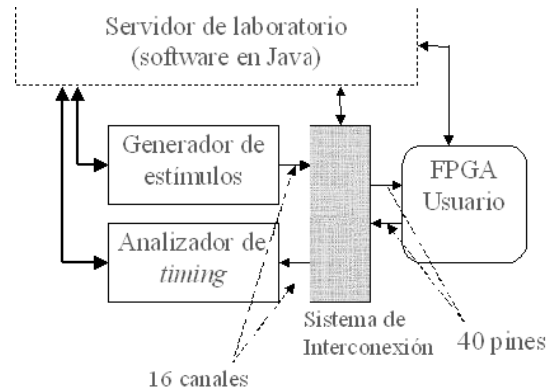


Fig. 10. Sistema de programación remota [11]

Usuario remoto: Persona que se conecta al sistema de prototipado vía Internet, accediendo a la página WEB diseñada para tal fin. Dicho usuario lleva a cabo su diseño en una versión de Xilinx ISE versión 6.i. para la tarjeta Spartan 2E XC2S200E PQ208. Él debe generar, con la herramienta Xilinx, dos archivos que se envían vía Internet al servidor. Uno de los archivos tiene extensión .ncd, y en él se almacena la información para programar la FPGA y los *pins* utilizados dentro del diseño. El otro archivo utilizado por el sistema es el *Test Bench Waveform*, que se genera dentro del *Project Manager* de Xilinx y es allí donde quedan consignadas las formas de onda que el usuario desea para la simulación y prueba física. Este archivo tiene extensión .tbw. En la página WEB, diseñada como interfaz del usuario se describen las instrucciones necesarias para realizar todo el proceso.

Servidor WEB: equipo con capacidades de conectividad a Internet. En él se encuentran todas las páginas del proyecto. En el servidor se encuentran instalados los siguientes paquetes: Servidor de páginas WEB Apache y Tomcat, Java SDK, Bases de datos PostgreSQL. Estos programas están instalados en el sistema operativo Linux Fedora Core 1. La comunicación con el usuario remoto se hace vía Internet utilizando TCP/IP. La conexión con el equipo esclavo (o servidor de laboratorio) se hace a través de TCP/IP y sFTP. Se requiere de aplicaciones en Java para realizar la comunicación entre el servidor WEB y el servidor de laboratorio.

Equipo esclavo o servidor de laboratorio: este equipo se encarga de configurar todo el sistema de prototipaje (*hardware*), el cual es conformado por módulos tales como el sistema de interconexión, el

analizador generador y la FPGA donde el usuario programa su diseño. También se encarga de enviar / recibir datos de o hacia el servidor WEB.

Un programa diseñado en JAVA toma la información contenida en los archivos .ncd y .tbw. El archivo .ncd contiene información de programación, *pines*, entre otros. El programa en Java extrae del archivo la información necesaria para realizar el proceso de programación de la FPGA de usuario a través del puerto paralelo. El programa utiliza algunos comandos de Xilinx que permiten programar la FPGA y validar si ésta ha sido programada correctamente. El archivo .tbw contiene las señales de entrada y salida y los estímulos que se aplicarán a la FPGA de usuario. Con esta información, se procede a configurar el sistema de interconexión y el analizador generador. La programación del sistema consiste en interconectar los *pines* de entrada y salida de la FPGA de usuario a cada canal del generador analizador.

Generador Analizador: este subsistema fue diseñado por el Grupo de Arquitecturas Digitales y Microelectrónica de la Universidad del Valle. Es un componente esencial del proyecto. Tiene 16 canales de estímulos que van a la matriz de interconexión. Además tiene 16 canales de análisis que provienen de la matriz. La tarjeta analizador-generador puede ser configurada mediante una aplicación implementada en Java.

Subsistema de interconexión: Este subsistema permite interconectar los *pines*, utilizados por el usuario en su proyecto, de la FPGA de usuario con los canales del analizador-generador. En su versión final el subsistema se implementó en una FPGA Spartan 2E XC2S200E. Su diseño se realizó usando VHDL.

4. CONCLUSIONES

No obstante las limitaciones actuales que se presentan debido a los continuos procesos de miniaturización de los dispositivos de más amplio uso en la electrónica integrada, cuales son los MOS. Esta industria continúa tendiendo inmensas posibilidades de desarrollo y de gran impacto en las diversas aplicaciones de orden comercial e investigativo.

La innovación y desarrollo de nuevos materiales y dispositivos, sin duda generarán aplicaciones también novedosas que fortalecerán la presencia de la industria en el mercado y abrirán nuevos campos de investigación y desarrollo. Debemos recordar que las aplicaciones de cualquier nueva tecnología, son siempre creadas por esa tecnología.

El sistema de integración de los protocolos WAP y X-10 fue implementado prácticamente, con lo que se pudo comprobar su viabilidad y operación. Las herramientas existentes para el desarrollo de aplicaciones WAP (Lenguajes, Emuladores, entre otros) están supeditadas al continuo desarrollo que presentan los terminales móviles, relacionados principalmente con la interfaz que le brinda al usuario. En la actualidad, esta interfaz presenta grandes limitaciones relativas a la visualización de mensajes, imágenes y otras.

A pesar de las numerosas tecnologías existentes en el control domótico, X-10 se convierte en una de las alternativas más eficientes y fáciles de implementar, debido que utiliza el tendido eléctrico para transmitir información, lo que reduce los costos a la hora automatizar un hogar.

Una de las desventajas más grandes que presenta la tecnología X-10, es el alcance que puede tener la información transmitida, esto se debe a que el sistema de distribución de energía eléctrica presenta sistemas de protección que eliminan señales de alta frecuencia, lo que impide que las señales transmitidas alcancen distancias muy grandes. En los resultados obtenidos, se aprecia que a medida que el transmisor y receptor se alejan, se produce una atenuación en los pulsos X-10, que es debido a la carga que se encuentra conectada a la red y a las atenuaciones del tendido eléctrico.

Se diseñaron e implementaron un generador de estímulos y un analizador de *timing* basado en FPGA que operan a una frecuencia de muestreo de 50 Mhz, con capacidad de almacenamiento para vectores de estímulos de 64K y un número de canales del analizador: 16.

Se elaboró un interfaz con el usuario basada en la WEB, mediante la cual se puede programar: el analizador-generador, una FPGA con diseño digital y la interconexión entre el generador-analizador y la FPGA. También muestra en forma gráfica los resultados de la prueba. Toda la interfaz fue implementada en Java.

La arquitectura propuesta para el analizador lógico y generador de estímulos posee comparativamente mejores características que otras arquitecturas, gracias a la utilización de dispositivos externos de almacenamiento tipo FIFO.

La interfaz de programación de los módulos permite que el usuario pueda realizarla a través de los puertos de comunicación del PC o en su defecto utilizar una memoria, que se conectaría al puerto de programación, sólo se incluirían en el módulo de programación un oscilador y la memoria. Con esta interfaz quedan abiertas todas las alternativas para la programación de los módulos.

5. REFERENCIAS

- [1]. Lepselter M. Integrated circuits- The new Steel. IEDM Digest, 1974.
- [2]. Armin W. Wieder, Si-Microelectronics: perspectivas, risks, opportunities, challenges, cap 2, pp. 13-21, Serge Luryi, Jimmy Xu, Alex Zaslavsky, Future Trends in Microelectronics Reflections on the Road to Nano technology, London, Kluwer Academic Publishers, ISBN 0-7923-4169-4, 1996
- [3]. Intel Corp., Revised 2004, Document 38-06018.pdf.
- [4]. Herb Goronkin W., Quantun Devices for Future CSICs, pp. 139-144, Serge Luryi, Jimmy Xu, Alex Zaslavsky, Future Trends in Microelectronics Reflections on the Road to Nano technology, London, Kluwer Academic Publishers, ISBN 0-7923-4169-4, 1996.
- [5]. Jan M. Rabaey, Anantha Chandrakasan, Borivoje Nikolic Digital Integrated Circuits, Second Edition, Prentice Hall, ISBN: 8420541036, 2004.
- [6]. Román Hermida, “Perspectivas de la computación reconfigurable”, Seminario internacional sobre sistemas dinamicamente reconfigurables, Universidad de Antioquia, 2005.
- [7]. L. Hennesy, D. Patterson, Computer Architecture A Quantitave Approach, Third Edition, Morgan Kaufman, San Francisco, ISBN1-55860-596-7, 2003.
- [8]. Duque C., Edison. Curso Avanzado de Microcontroladores PIC. Cedit S.A. Pereira – Colombia. 1998. 172 p.
- [9]. Mancilla Martinez, Marcial. Estudio del protocolo X-10. Santiago de Cali, 1998, 105p. Trabajo de grado (Ingeniero Electrónico): Universidad del Valle. Facultad de Ingeniería.
- [10]. Luna Osorio Sadat Karim y Ayala Beltran Jorge Alonso. Aportes de la Tecnología WAP para acceder redes públicas o privadas. Santiago de Cali, 2001, 317p. Trabajo de grado (Ingeniero Electrónico): Universidad del Valle. Facultad de Ingeniería.
- [11]. A. Alarcón, A. Vera, O Polanco, R. Nieto, A. Bernal. “Aplicación de las comunicaciones inalámbricas a la Domótica”, Revista Ingeniería y Competitividad, ISSN 0123-3033, Vol 5. 2004
- [12]. E. Duque, J. Aedo, J. Correa, A. Ramírez, C. Torres, R Nieto, A. Bernal. “Analizador lógico de tiempos implementado en Arquitectura digital reprogramable”, Revista Facultad de Ingeniería, Universidad de Antioquia, ISSN 0120-6230, Vol 34, Págs. 72-85, Sept. 2005