

TELECOMMUNICATION APPLICATION USING FPGA. A RADIO SOFTWARE APPROXIMATION

APLICACIONES PARA TELECOMUNICACIONES EMPLEANDO FPGAs: UNA APROXIMACIÓN A RADIO SOFTWARE

Ferney Orlando Amaya

Universidad Javeriana

Grupo de Automática y Robótica (GAR), Facultad de Ingeniería, Pontificia Cali
Calle 18 118-250, Cali, Colombia
foamaya@puj.edu.co

Abstract: This paper present a design methodology for a BPSK Modulator/Demodulator implemented in a FPGA as a telecommunication system component oriented to Radio software

Resumen: Se presenta la metodología de diseño de un modulador/demodulador BPSK en una FPGA como un componente de un sistema de Telecomunicaciones orientado a Radio Software.

Keywords: FPGAs, Digital signal processing, Radio software.

1. INTRODUCCIÓN

La introducción del término Radio Software ha motivado gran cantidad de desarrollos en el área de las comunicaciones inalámbricas. El objetivo de Radio Software es desarrollar dispositivos inteligentes capaces de operar en un rango de frecuencias amplio con posibilidad de configurar desde software bandas de Radio Frecuencia, modos de acceso al canal y tipos de modulación.

Dispositivos que puedan ser programados desde software para realizar procesamiento digital de señales son componentes principales de los sistemas RS. Entre estos dispositivos se encuentran los Procesadores Digitales de Señales (DSP por su sigla en inglés Digital Signal Processor) y las FPGAs (por su sigla en inglés (Field Programmable Gate Array).

En este artículo se presentan algunos elementos de la tecnología RS (Radio Software), incluyendo las características de los dispositivos de procesamiento de señal que la componen. También se expone la metodología de diseño de un modulador/demodulador digital binario por desplazamiento de fase (BPSK por sus siglas en inglés *Binary Phase Shift Keying*) en una FPGA, como un componente de un sistema de Radio Software.

2. RADIO SOFTWARE

La técnica RS tiene aplicación directa en sistemas de comunicación inalámbricos. El diagrama de bloques del transmisor de un sistema de comunicación inalámbrico se presenta en la figura 1.

El primer elemento que aparece en la figura 1, el codificador de fuente, se encarga de realizar la conversión análogo-digital y de eliminar información redundante en ciertas aplicaciones como las de procesamiento de voz. El bloque IF (por sus siglas en inglés Intermediate Frequency) realiza el procesamiento de frecuencia intermedia y el bloque RF (por sus siglas en inglés Radio Frequency) realiza el acceso a la frecuencia de final de operación. El receptor realiza las mismas acciones pero en orden inverso.



Fig. 1. Sistema de Comunicación inalámbrico.

La necesidad de multibanda (múltiples bandas de canales) y multimodo (múltiples formas de modulación y dispersión) es solucionada con la tecnología RS. La flexibilidad en multibanda facilitaría la integración de los servicios de comunicaciones celular, móvil terrestre y móvil satelital (Mitola, 2000).

Otra de las ventajas que ofrece RS, es la posibilidad de tener equipos con un rango de frecuencias de trabajo amplio con posibilidad de definir todas las funciones de radio desde software teniendo en cuenta múltiples técnicas de modulación, codificación e incluso esquemas de seguridad.

Un dispositivo RS ideal debe permitir definición de todas las funciones desde software incluyendo los módulos IF y RF. Actualmente es posible encontrar dispositivos RS no ideales con un diagrama similar al presentado en la figura 2.

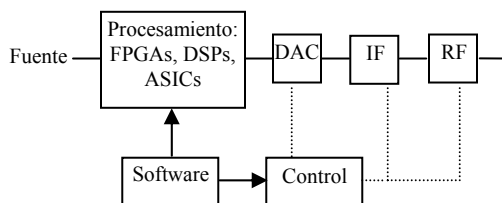


Fig. 2. Receptor implementando Radio Software.

Para realizar el procesamiento digital de señales en RS son empleados dispositivos como DSPs, FPGAs o ASICs (por sus siglas en inglés Application Specific Integrated Circuit). Estos elementos realizan codificación de fuente,

modulación y codificación de canal. Los DSPs y FPGAs tienen la ventaja de que es posible modificar la acción de un DSP cambiando el código y es posible también reconfigurar una FPGA cambiando la forma como se interconectan las celdas, todo esto sin hacer cambios en el Hardware. En la siguiente sección se presentan algunas de las características de estos dispositivos empleados para el procesamiento de señales.

3. DISPOSITIVOS DE PROCESAMIENTO EMPLEADOS EN RADIO SOFTWARE

Los DSPs y FPGAs presentan facilidades de configuración desde software. Cada dispositivo presenta ventajas y desventajas para una tarea en particular. Por ejemplo, los DSPs presentan ventajas de velocidad de procesamiento, eficiencia en el consumo de energía y buena relación desempeño costo comparados con los procesadores de propósito general (sigla en inglés GPP, General Purpose Processor) para aplicaciones de procesamiento digital de señales. La ventaja es en parte gracias a la unidad MAC (de sus siglas en inglés Multiplier Accumulator) y a los modos de direccionamiento especializados con que cuentan los DSPs. La unidad MAC permite realizar multiplicaciones en un solo ciclo de reloj.

Entre las ventajas de los GPP están su mayor flexibilidad y a la compatibilidad entre diferentes plataformas.

Un punto a favor del empleo de FPGAs en aplicaciones de procesamiento de señales, es su alta capacidad de de paralelismo y su gran flexibilidad. Además en años recientes, desarrolladores de FPGAs como Xilinx® y Altera®, han orientado algunos de sus diseños hacia el procesamiento de señales desarrollando FPGAs con varias unidades MAC e incluyendo en sus herramientas de software facilidades para el diseño de sistemas de procesamiento de señales. Este es el caso de la herramienta System Generator (SysGen) de Xilinx®.

Desde el punto de vista de tiempo de desempeño, pueden lograrse desarrollos en tiempos mas reducidos en un DSP que en una FPGA debido a su mayor facilidad de programación.

Los ASICs también son empleados para realizar procesamiento de señales. Entre sus ventajas están su alto desempeño, alta velocidad de operación y su bajo consumo de potencia. Su principal

desventaja es el alto tiempo de desarrollo requerido para la generación de un producto final.

Como se ha visto, cada tecnología presenta una serie de ventajas y desventajas que solo pueden ser evaluadas teniendo en cuenta las necesidades requeridas para una aplicación específica. El mejor dispositivo de procesamiento depende de la aplicación (Bier).

4. DESARROLLO DE UNA APLICACIÓN

En esta sección se sugiere una metodología para el desarrollo de una aplicación orientada a RS. Se presenta como ejemplo el diseño de un modulador/demodulador BPSK en una FPGA empleando la herramienta de diseño de Xilinx® System Generator.

Antes de iniciar el desarrollo en un dispositivo de procesamiento de señales es necesario validar el modelo o algoritmo a implementar, en este caso es necesario conocer la forma como BPSK funciona. A continuación se describe brevemente el funcionamiento de un modulador/demodulador BPSK. Mayor información sobre esta técnica puede encontrarse en el libro de Sklar (Sklar, 2001).

4.1. Modulación BPSK.

En BPSK se emplean los siguientes símbolos (Sklar, 2001):

$$\begin{aligned} s_1 &= A \cos(2\pi f_c t) \\ s_2 &= -A \cos(2\pi f_c t) \end{aligned} \quad (1)$$

Se envía el símbolo 's1' cuando el bit a transmitir es un '0' y se envía el símbolo 's2' cuando el bit a transmitir es un '1'. En la ecuación (1) f_c es la frecuencia de la portadora.

La señal que llega al receptor $r(t)$ asumiendo un canal AWGN (por sus siglas en inglés Additive With Gaussian Noise) es:

$$r(t) = s_i(t) + n(t) \quad (2)$$

Ddonde $n(t)$ es ruido Gaussiano con promedio cero.

Existen varias técnicas de demodulación BPSK (Proakis, 2001). En la demodulación coherente el receptor genera una señal coseno sincronizada en fase y frecuencia con la portadora. En esta técnica

de demodulación el receptor debe realizar la correlación entre la señal $r(t)$ y la siguiente señal:

$$\phi(t) = \cos(2\pi f_c t) \quad (3)$$

Sincronizada en fase y frecuencia con la portadora.

El diagrama del demodulador coherente se encuentra en la figura 3.

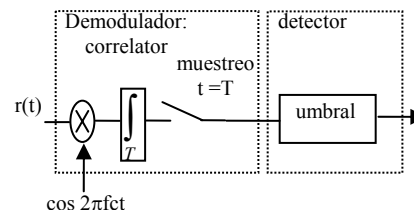


Fig. 3. Demodulador Coherente.

El integrador de la figura 3 consiste en un acumulador cuyo valor al final del periodo de bit determina el símbolo enviado. Si el valor es positivo, se envió el símbolo 's1', que equivale a un '0' lógico y si es negativo se envió 's2' que es un '1' lógico. Este acumulador además debe llevarse a cero al final del periodo de bit.

Se diseñó un archivo .m en Matlab que realiza modulación y demodulación BPSK empleando el algoritmo descrito. En la figura 4 se presentan los resultados en ausencia de ruido Gaussiano. Se presentan los bits '1', '0' modulados en BPSK y también se presenta la salida del multiplicador y la salida del elemento de correlación.

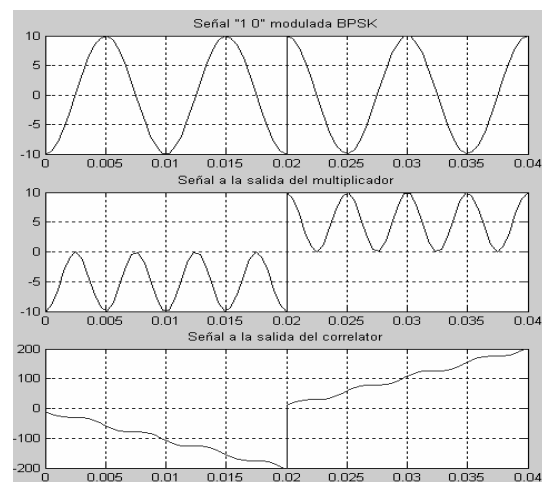


Fig. 4. Ondas para el demodulador BPSK coherente.

Se observa a la salida del elemento de correlación que al final del periodo de bit la señal es positiva para el '0' y negativa para el '1'. Un estudio de los efectos del ruido en la demodulación puede obtenerse en Sklar (Sklar, 2001).

4.2. Metodología de Diseño.

Una vez validado el algoritmo en una herramienta computacional como Matlab se especifican los requerimientos teniendo en cuenta parámetros como velocidad de procesamiento, precisión, límite en el consumo de potencia y flexibilidad.

Para el cálculo de la velocidad de procesamiento debe tenerse en cuenta que el periodo de muestreo debe ser suficiente para procesar cada muestra y realizar alguna acción de intercambio de datos o comunicación con otro dispositivo.

La precisión indica la cantidad de bits y el tipo de representación numérica a emplear. La precisión requerida puede ser obtenida empleando herramientas como Matlab.

También debe definirse si existe alguna restricción en el consumo de potencia o si deben aplicarse técnicas de bajo consumo. Esto es importante si el módulo a desarrollar hace parte de un dispositivo portátil. En cuanto a la flexibilidad debe tenerse en cuenta la facilidad de modificar parámetros como frecuencia de portadora, tasa de bits, frecuencia de muestreo, etc.

Una vez especificado el diseño, debe seleccionarse el dispositivo o dispositivos de procesamiento óptimos para desarrollar la aplicación. Es posible realizar el desarrollo por ejemplo en un DSP y en una FPGA y comparar los parámetros del desarrollo obtenidos.

Existen plataformas especializadas para el desarrollo de aplicaciones para FPGAs orientadas al procesamiento digital de señales, como es el caso de SysGen de Xilinx®. Esta plataforma fue la seleccionada para el diseño del modulador.

4.3 System Generator

SysGen permite realizar desarrollo y depuración en forma rápida de aplicaciones de procesamiento de señales para luego ser sintetizadas directamente en una FPGA. SysGen emplea el entorno de Simulink

y bloques de Xilinx para producir código VHDL que puede ser sintetizado en una FPGA (UNM). En la siguiente sección se muestra el diseño del modulador/demodulador empleando SysGen.

4.4 Diseño del Modulador BPSK

El modulador consiste en un oscilador digital que genera las señales de la ecuación (1). Para generar funciones seno o coseno puede emplearse uno de los siguientes métodos: tabla con o sin interpolación, series finitas, algoritmo Cordic, oscilador basado en filtro IIR (Frerking, 2003).

Para el desarrollo del modulador se empleó una tabla en una memoria ROM con un número de entradas y un número de bits de precisión variable. El diagrama del modulador se encuentra en la figura 5.

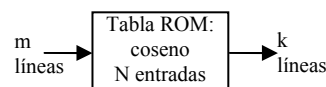


Fig. 5. Diagrama del modulador.

Las entradas de la tabla se almacenarán en formato fraccional. Este formato permite representar valores en punto fijo de la siguiente forma:

$$s.f f f f f f \dots \quad (4)$$

Donde s es el bit de signo y los bits f están en complemento a dos.

Pueden generarse las señales $+\cos$ y $-\cos$ empleando la misma tabla. Si la señal a generar es $+\cos$, la tabla se recorre desde la primera posición. Si la señal a generar es $-\cos$ la tabla se empieza a recorrer desde la mitad de la memoria.

Por ejemplo si es una tabla de 16 valores de la señal coseno (con direcciones de 0 a 15), la señal $+\cos$ se empieza a recorrer desde la posición de memoria 0 y la señal $-\cos$ desde la posición 8.

El diagrama del modulador en SysGen para una ROM de 16 posiciones de memoria se muestra en la figura 6.

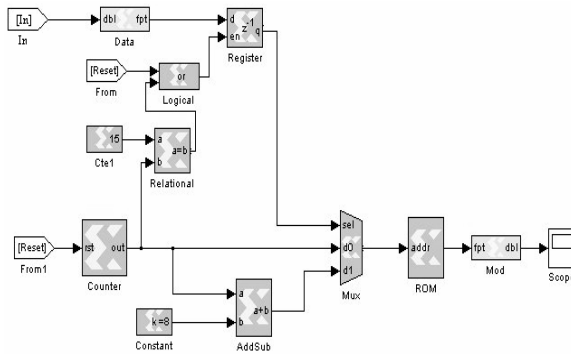


Fig. 6. Modulador en SysGen.

En el diagrama de la figura 6 se observa la memoria ROM y se observa el empleo de un multiplexor para seleccionar la señal de salida. La entrada a la ROM es un contador para generar $+\cos$ y la entrada a la ROM es el contador mas el valor 8 para generar $-\cos$.

El dato a modular se emplea para seleccionar la salida del multiplexor. Además se incluye una entrada de 'reset' para reiniciar el contador.

La salida del modulador para la secuencia '1 0 1' puede observarse en el 'scope' de Matlab y se presenta en la figura 7.

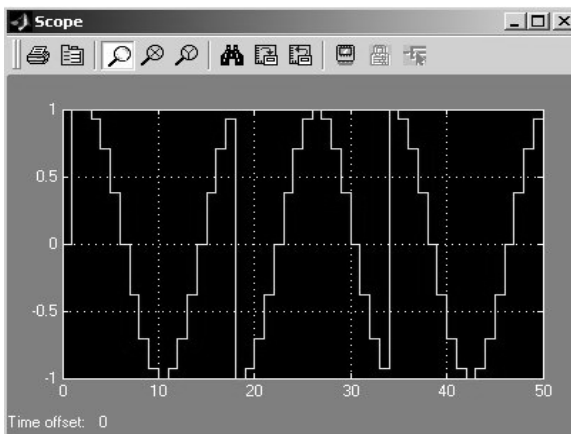


Fig. 7. Señal de salida del modulador BPSK.

El número de entradas de la memoria ROM y el número de bits de precisión puede modificarse a gusto del diseñador. Esta es una ventaja en cuanto a flexibilidad que ofrece SysGen.

4.5 Diseño del Demodulador BPSK

El diseño del demodulador asume que la señal generada (a partir de la ecuación 3) fue obtenida empleando un circuito de sincronización de

portadora. Para obtener mayor información de métodos de sincronización de portadora, remitirse a Proakis (Proakis, 2001).

El diagrama en SysGen del demodulador se presenta en la figura 8.

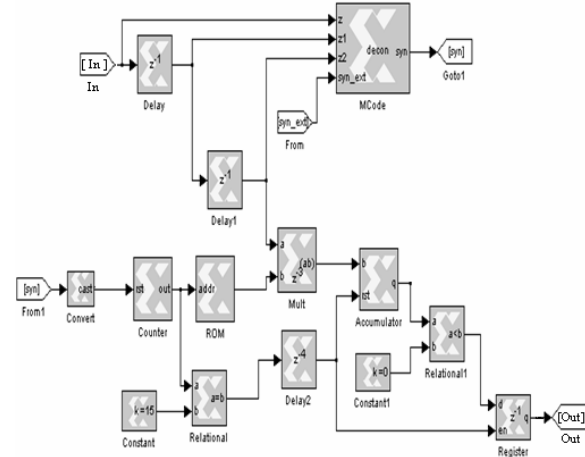


Fig. 8. Demodulador en SysGen.

En el diagrama de la figura 8 puede observarse la unidad de correlación conformada por el acumulador y el multiplicador. Los retardos introducidos etiquetados como 'delay' son empleados para garantizar que las señales lleguen simultáneamente a las entradas de los módulos que realizan las operaciones.

El diseño de la unidad de correlación se facilita ya que SysGen cuenta con bloques diseñados como multiplicadores y acumuladores de precisión variable.

El diseño presentado incluye sincronización de bit. Esto quiere decir que el diseño detecta el inicio de un bit y con esto llevar a cero el valor del integrador y evaluar la salida de la unidad de correlación para determinar cuál fue el bit enviado.

La sincronización de bit se realiza en el bloque 'Mcode' con el código de Matlab que determina cada vez que ocurre un máximo en la señal modulada. La integración de herramientas de Xilinx con herramientas de Matlab es una de las características de SysGen.

En la parte superior de la figura 9 se presenta la señal a modular, en la parte media se encuentra la salida del elemento de correlación y en la parte inferior esta la salida del demodulador.

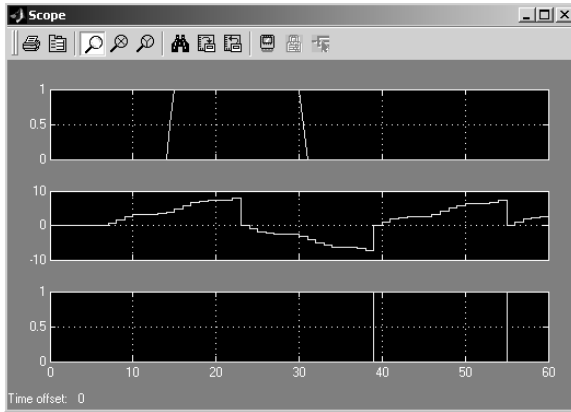


Fig. 9. Señales del demodulador.

Puede observarse en la figura 9 que hay un retardo entre la señal a la entrada del modulador y la señal remodulada. Contando los retardos en los diagramas en SysGen se determina que el retardo del modulador es de 2 ciclos de reloj y el retardo del demodulador es de 6 ciclos.

4.6 Recomendaciones para completar el diseño

Es necesario llevar el diseño implementado a una herramienta de síntesis con el fin de determinar velocidad de operación máxima, consumo de potencia y área ocupada para diferentes FPGAs.

Sería conveniente además comparar el desempeño obtenido en una FPGA en particular con el desempeño obtenido por el algoritmo en un DSP.

Para una aplicación específica debe estudiarse el número de entradas requeridas en la ROM y el número de bits de precisión adecuados.

5. CONCLUSIONES

En este trabajo se presentaron algunos elementos a tener en cuenta para el desarrollo de aplicaciones orientadas a Radio Software. Cabe resaltar los siguientes aspectos:

Para el desarrollo de módulos orientados a Radio Software se sugiere la siguiente metodología: validación del algoritmo empleando una herramienta computacional, especificación de requerimientos del desarrollo final, selección de los dispositivos de procesamiento que satisfacen los requerimiento, selección de plataforma de

desarrollo y depuramiento y finalmente pruebas y verificación de resultados.

Existen varios dispositivos empleados para el procesamiento de señales en Radio Software, la selección de uno de ellos depende de la aplicación en particular.

Se experimentó con la plataforma System Generator de Xilinx para realizar el diseño de elementos de procesamiento para FPGAs observando flexibilidad, facilidad de implementación y posibilidades de integración con herramientas existentes como Simulink de Matlab.

RECONOCIMIENTOS

Quiero expresar mis agradecimientos al ISTECS que ha facilitado el empleo de tecnologías en la Universidad Javeriana de tecnologías actuales para el trabajo con FPGAs y DSPs.

REFERENCIAS

- Bier, Jeff. Alternatives to DSPs: What and Why? Berkeley Design Technology, Inc. Cambridge, UK
- Frerking, Marvin (2003). Digital Signal in Communication Systems. Kluwer Academic Publishers. USA.
- Mitola III, Joseph. (2000). Software Radio Architecture. John Wiley & Sons.
- Proakis, John G (2001). Digital Communications. McGraw-Hill.
- Sklar, Bernard (2001). Digital Communications, 2ed. Prentice Hall.
- UNM, Universidad de Nuevo Mexico, Estados Unidos.
http://www.eece.unm.edu/signals/Xtreme_DSP/xtreme_dsp.html.